

# 次世代TFT研究における放射光利用

(株)液晶先端技術開発センター

東 和文

## 共同実験者および協力者（敬称略）

武蔵工業大学工学部

SPring-8

服部健夫  
野平博司  
岡本英介

小林啓介  
高田恭孝  
池永英司

本研究は、経済産業省の資金を基に、(株)液晶先端技術開発センターが受託したNEDOの課題設定型産業技術開発費助成金「エネルギー使用合理化液晶デバイス・プロセス研究開発」に関するものである。

## アウトライン



- 大粒径Siの低温形成とTFTへの応用
- ゲート絶縁膜形成とその界面構造評価

Si/ゲート酸化膜界面構造評価 (Sub-Oxide)

極薄酸化膜の均一性評価

- まとめ

## ALTEDECの概要

名称	(株) 液晶先端技術開発センター
	Advanced LCD Technologies Development Center Co., Ltd. (略称 ALTEDEC)
所在地	神奈川県横浜市戸塚区吉田町292番地
設立	2001年1月
資本金	11億9150万円(2003年10月)

### 株主構成

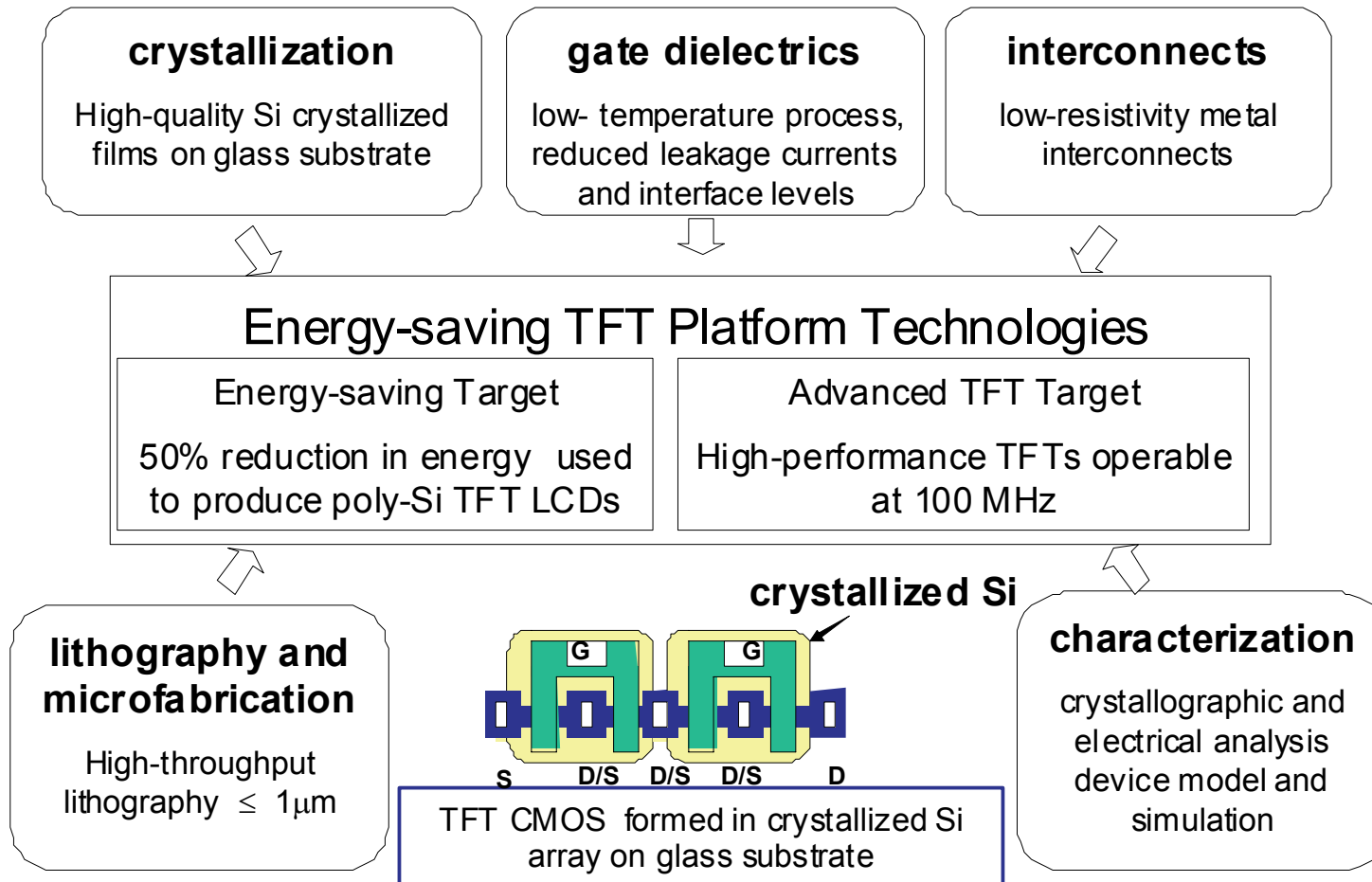
シャープ(株)	東芝松下ディスプレイテクノロジー(株)
日本電気(株)	(株)日立ディスプレイズ
(株)東芝	松下電器産業(株)
大日本印刷(株)、	(株)島津製作所
	計8社

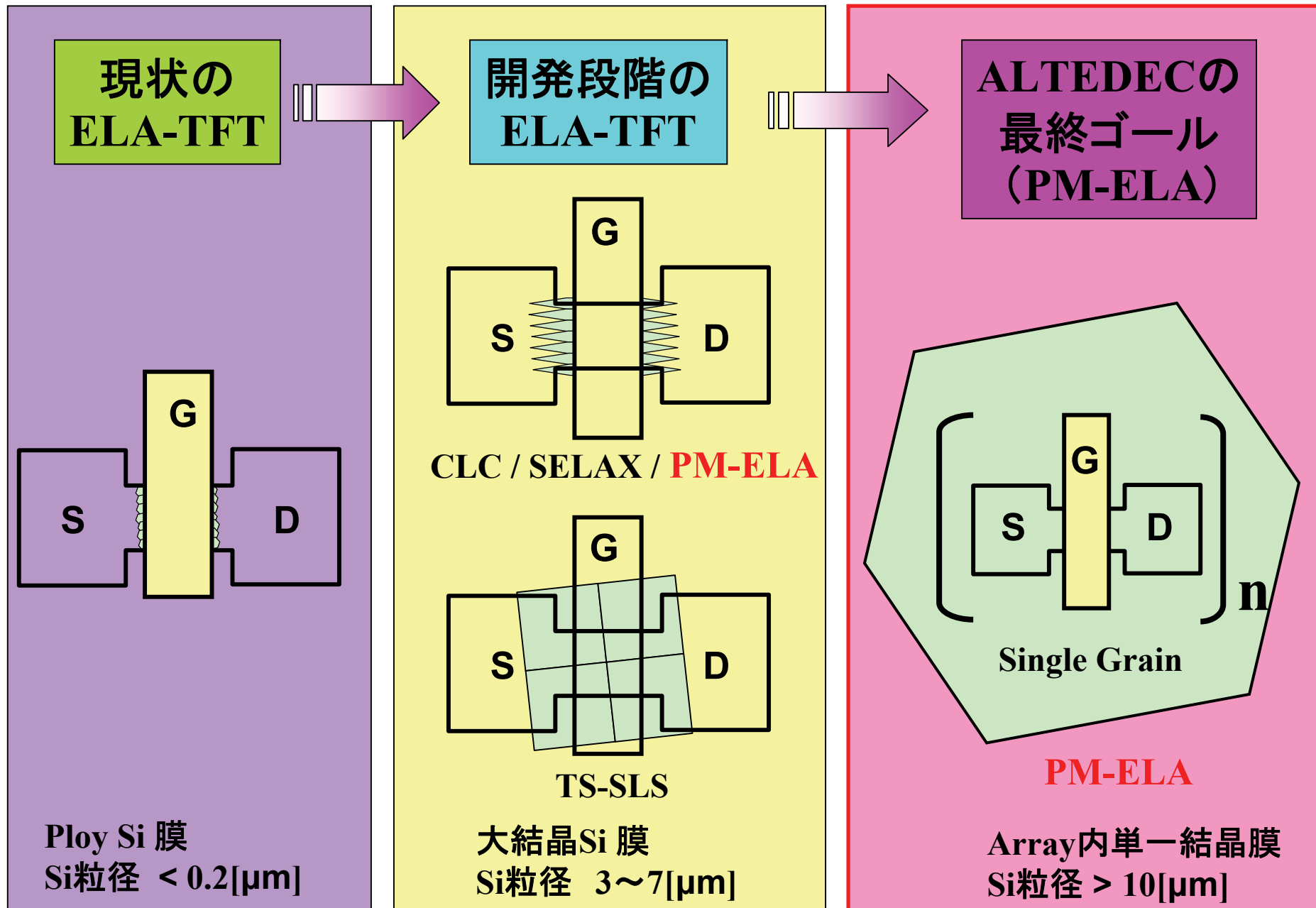
### 主な研究開発テーマ(2001年6月~2005年3月)

1. 高性能アクティブマトリックス液晶ディスプレイを実現する、  
省エネルギー生産プロセス基盤技術の研究開発
2. 先進的液晶ディスプレイを実現する、次世代技術の研究開発
3. 液晶ディスプレイ材料及び製造装置の研究開発

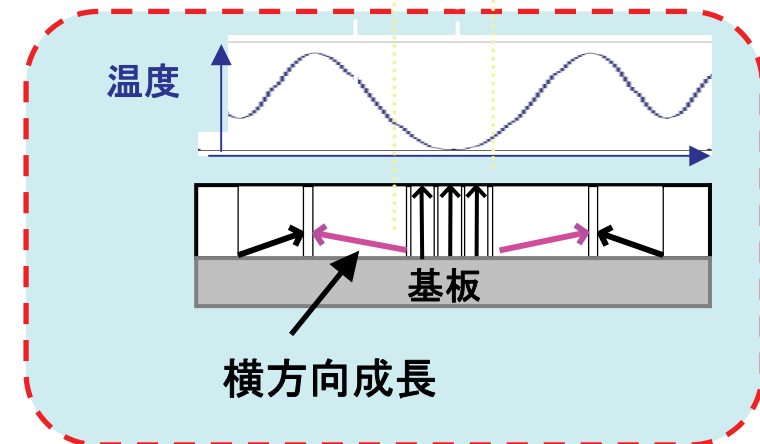
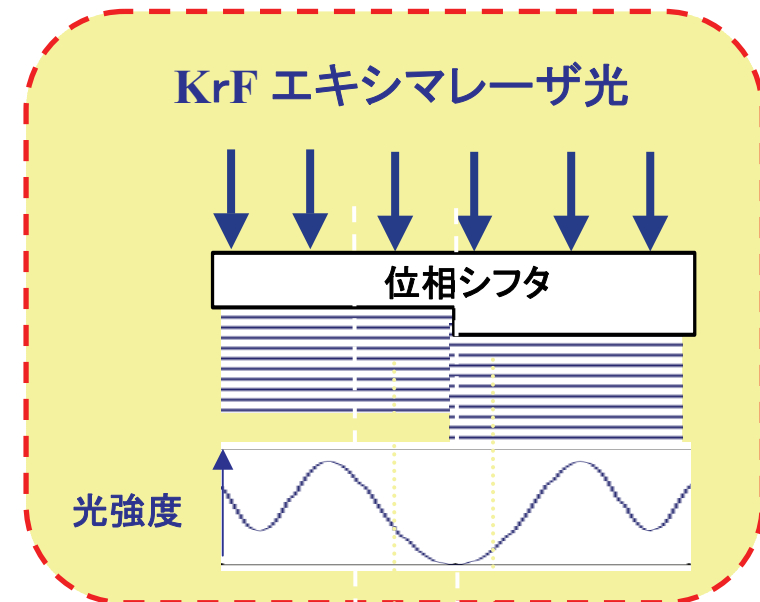
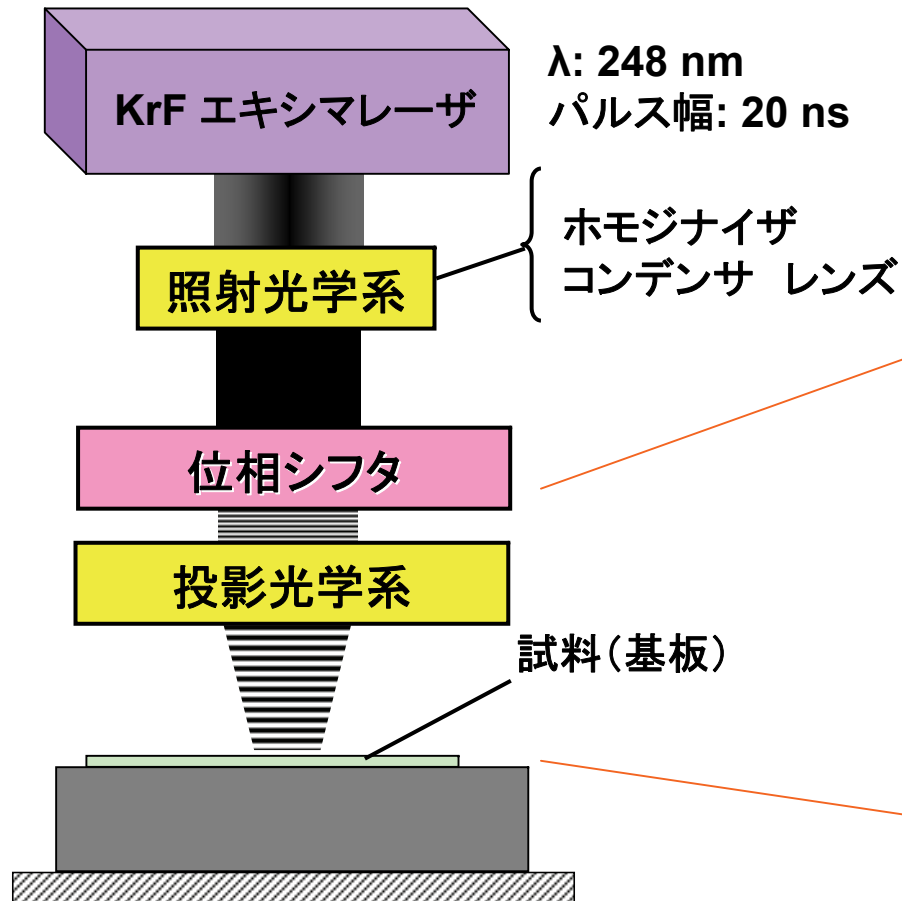


## Platform Technologies for Active Matrix Displays





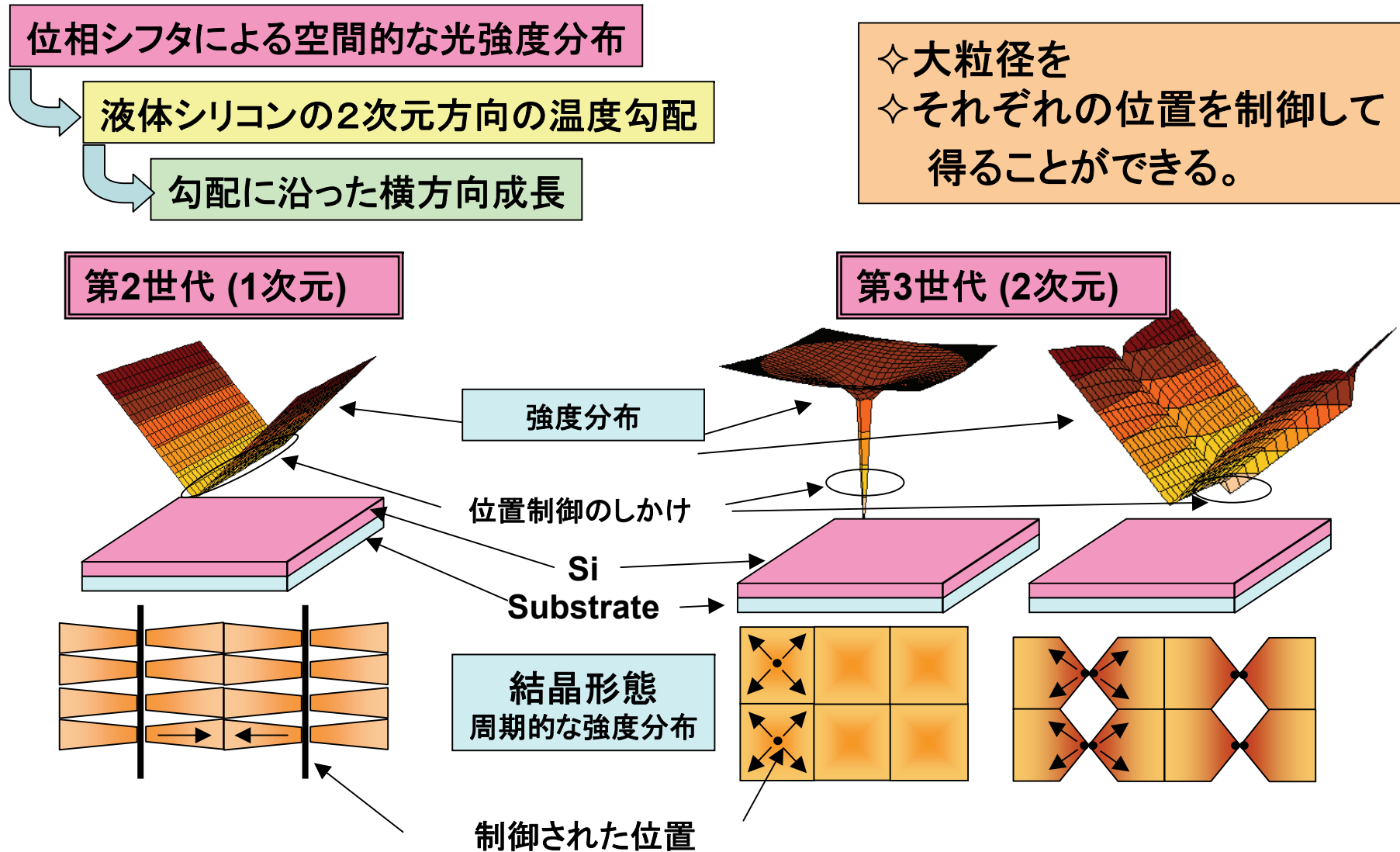
# 位相変調エキシマレーザーアニール法

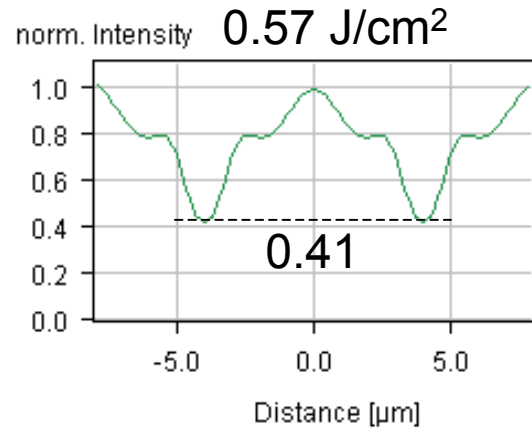


[1] M.Jyumonji et al., SID2004, pp.434-437

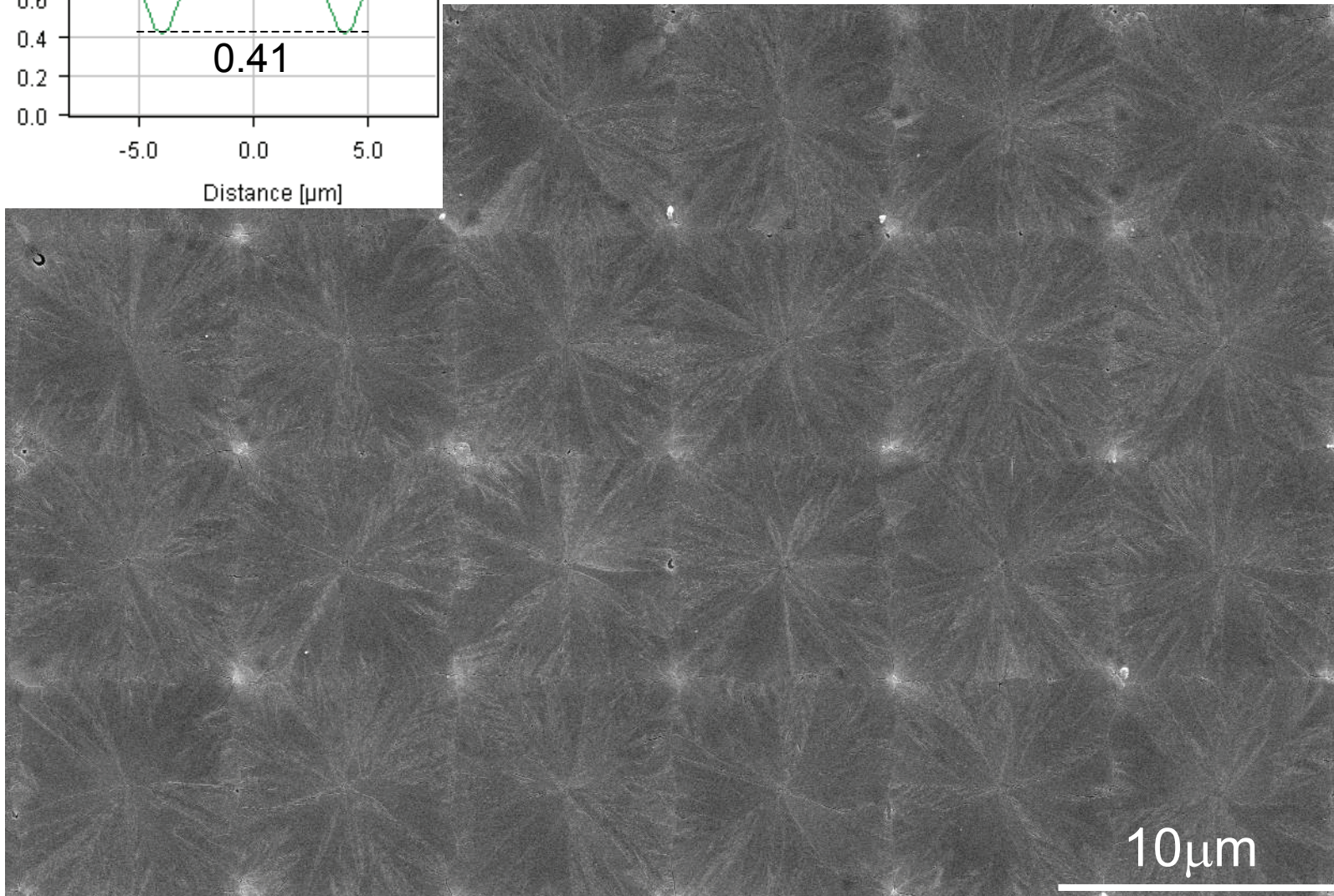
[2] H.Ogawa et al., IDW2003, pp.323-326

# 位相変調エキシマレーザーアニール法 (PMELA)





Close to 100% packing efficiency

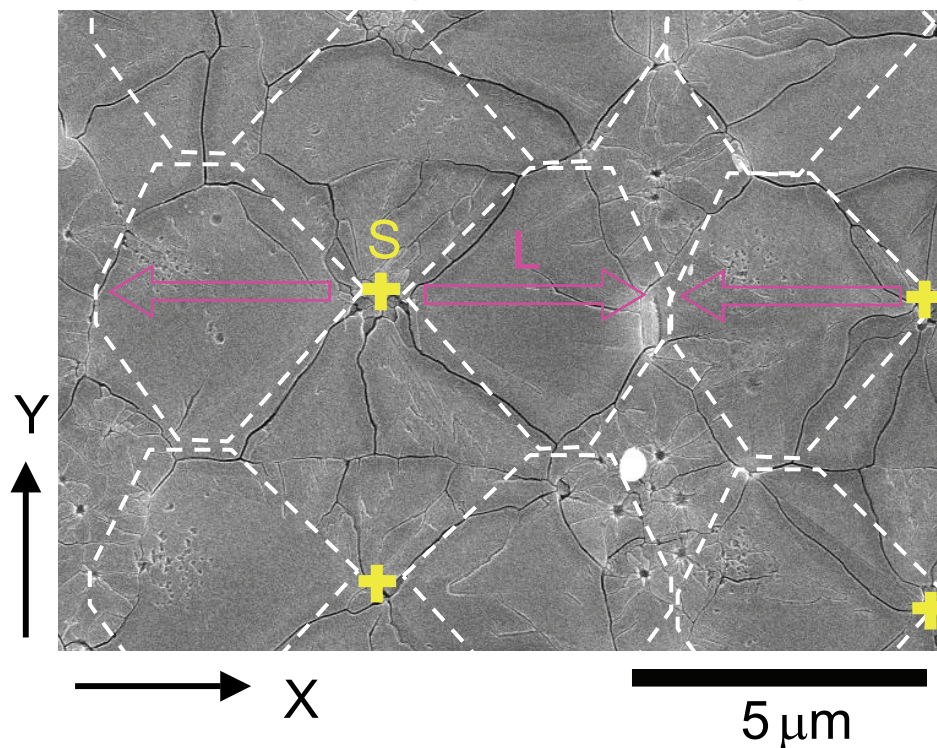




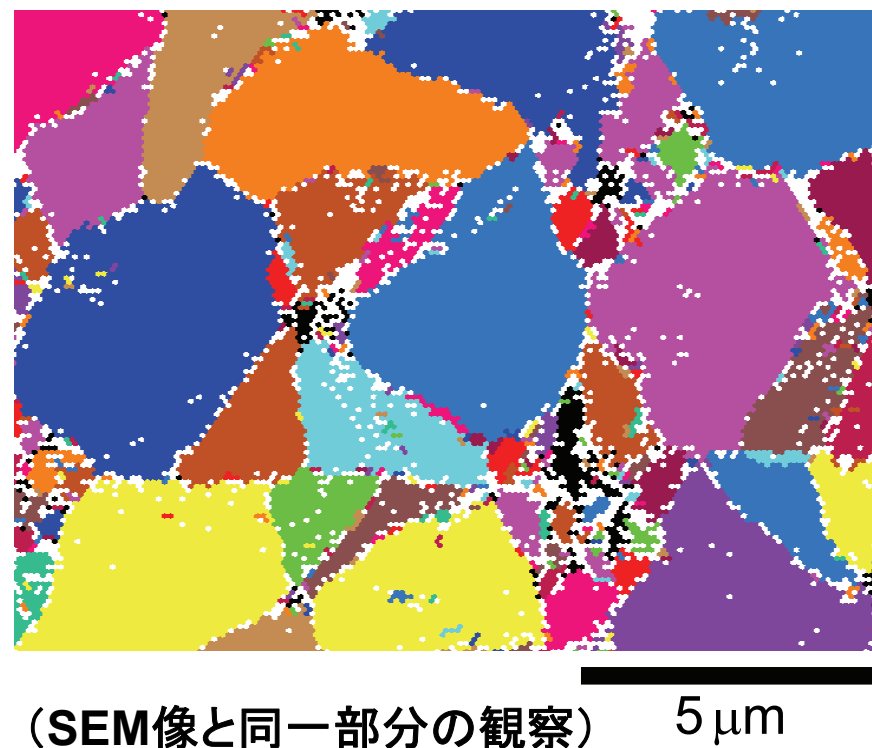
# 位置制御されたSiの配列

## - ホームベース型結晶粒 -

SEM像 (セコエッチング後)



EBSP\*による結晶粒配置図

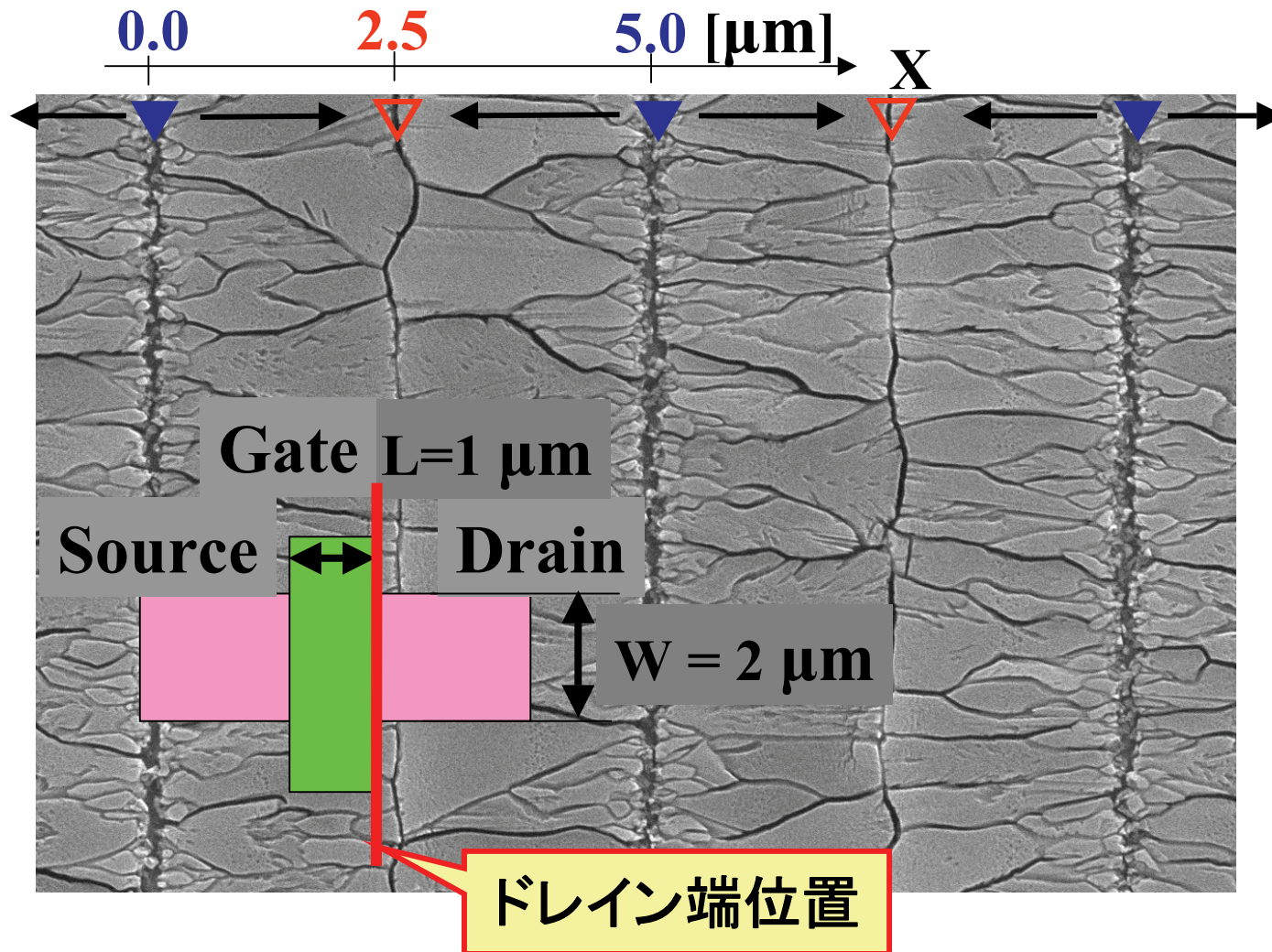


\*Electron Back Scattering Pattern

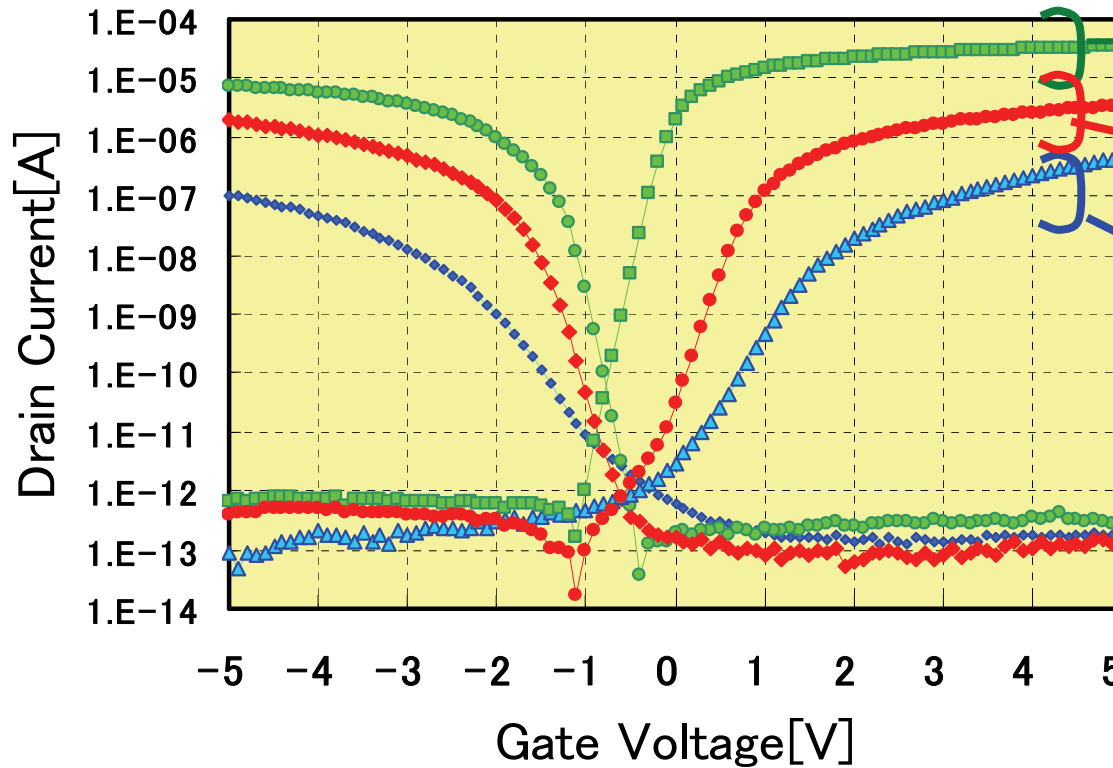
# Si結晶位置とTFT特性の相関 評価方法

結晶成長開始点

結晶成長終了点



# $V_{gs}$ - $I_{ds}$ 特性とチャンネル形成位置(ドレイン端)の相関



- ② “大結晶粒”  
(横方向成長)領域
- ③ 結晶成長“終了”  
領域
- ① 結晶成長“開始”  
領域

Meas.Condition  
 L/W=1/2  $\mu\text{m}$   
 $V_d = 0.1 \text{ V}$   
 $V_g = -5 \text{ to } 5 \text{ V}$

ドレイン端位置	N型TFT			P型TFT		
	$V_t$ [V]	$\mu FE$ [ $\text{cm}^2/\text{V}\cdot\text{s}$ ]	S [V/dec]	$V_t$ [V]	$\mu FE$ [ $\text{cm}^2/\text{V}\cdot\text{s}$ ]	S [V/dec]
①成長開始領域	3.71	13.1	1.05	-3.31	3.16	1.50
②大結晶粒領域	-0.27	712.4	0.15	-1.47	138.8	0.11
③成長終了領域	1.13	46.0	0.33	-2.69	44.7	0.42



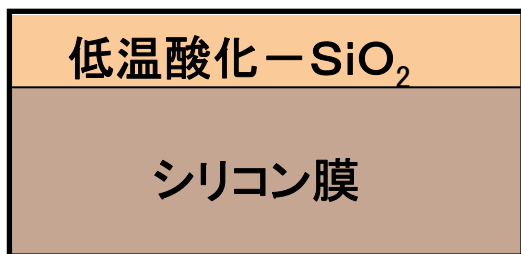
## アウトライン

- 大粒径Siの低温形成とTFTへの応用
- ➡ ■ ゲート絶縁膜形成とその界面構造評価
  - Si/ゲート酸化膜界面構造評価 (Sub-Oxide)
  - 極薄酸化膜の均一性評価
- まとめ

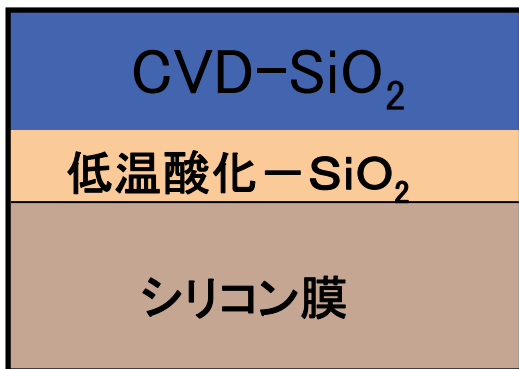
# 積層ゲート絶縁膜低温形成技術



↓ 埋め込み酸化



↓ 低ダメージCVD



半導体／絶縁膜界面

低温酸化膜＋低ダメージCVD膜（積層型）

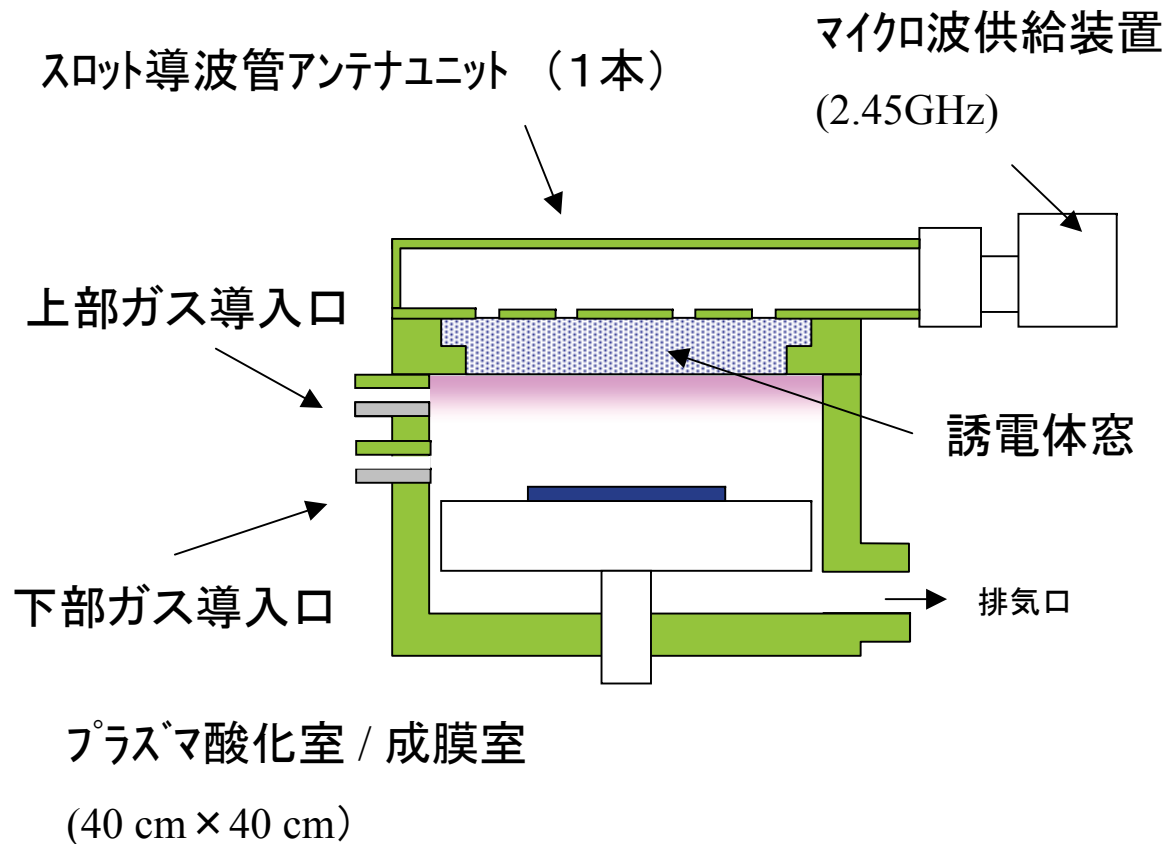
- ・Si表面から埋め込み酸化  
シリコン／絶縁膜界面は清浄化
- ・低ダメージCVD(高密度プラズマ)  
界面にダメージを与えず絶縁耐圧を向上



- ・薄いゲート絶縁膜厚(30nm)  
⇒電流駆動能力大
- ・低い界面準位濃度 ( $3 \times 10^{10} \text{cm}^{-2} \text{eV}^{-1}$ )  
⇒  $V_{th}$  のばらつき小
- ・高い絶縁耐圧(6MV/cm)  
⇒ TFT 耐圧大を同時実現

均一で優れたTFT特性  
理想的なシステムディスプレイ用高性能TFTを  
低温・省エネプロセスで実現する

## スロット導波管(SWP)方式マイクロ波装置(酸化/成膜)



### Experimental Conditions

- Frequency : 2.45 GHz
- Gas : O<sub>2</sub>, Kr, Ar, TEOS
- Pressure: 40–80 Pa
- Power : 600–2400 W
- T<sub>s</sub> : 100–350°C

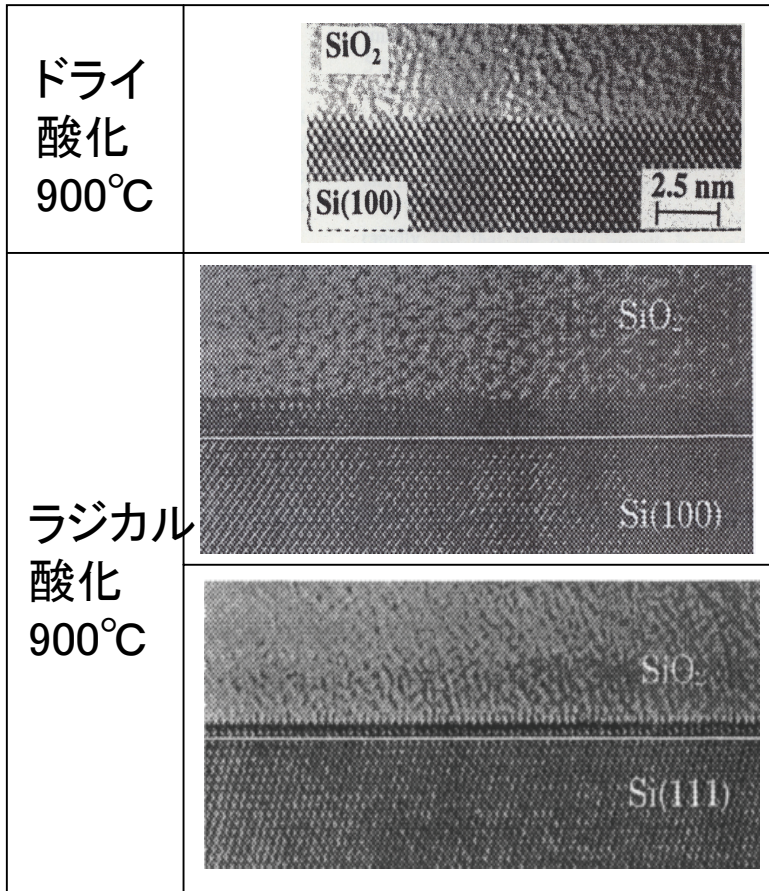
### Plasma Diagnostics

- Actinometry
- Appearance Mass Spectrometry
- Langmuir probe

# ラジカル酸化の特長

熱酸化：  
O<sub>2</sub>分子が拡散  
(Chemically inert)

ラジカル酸化：  
O原子が拡散  
(Highly active)



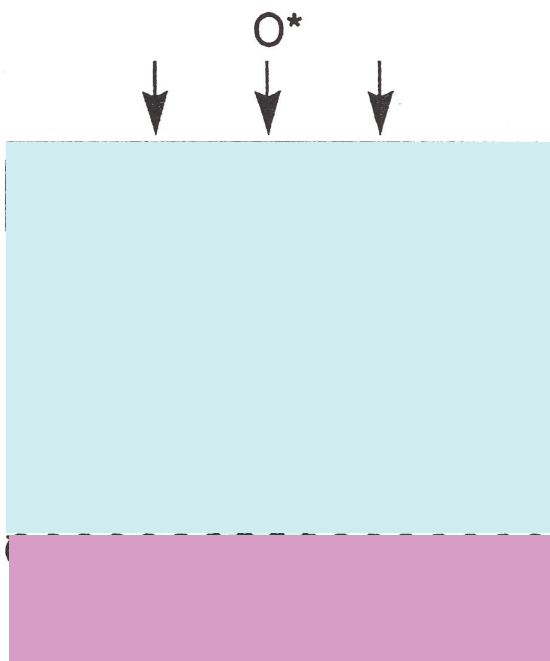
活性な原子状酸素により、

- SiO<sub>2</sub>ネットワークの欠陥を修復  
Si-Si結合  
Siダングリングボンド  
歪んだSi-O結合
- 界面のSiクラスターを酸化し、平坦化  
**原子レベルで平坦な界面形成**

SiO<sub>2</sub>/Si界面特性を飛躍的に改善

ラジカル酸化を低温酸化技術に適用

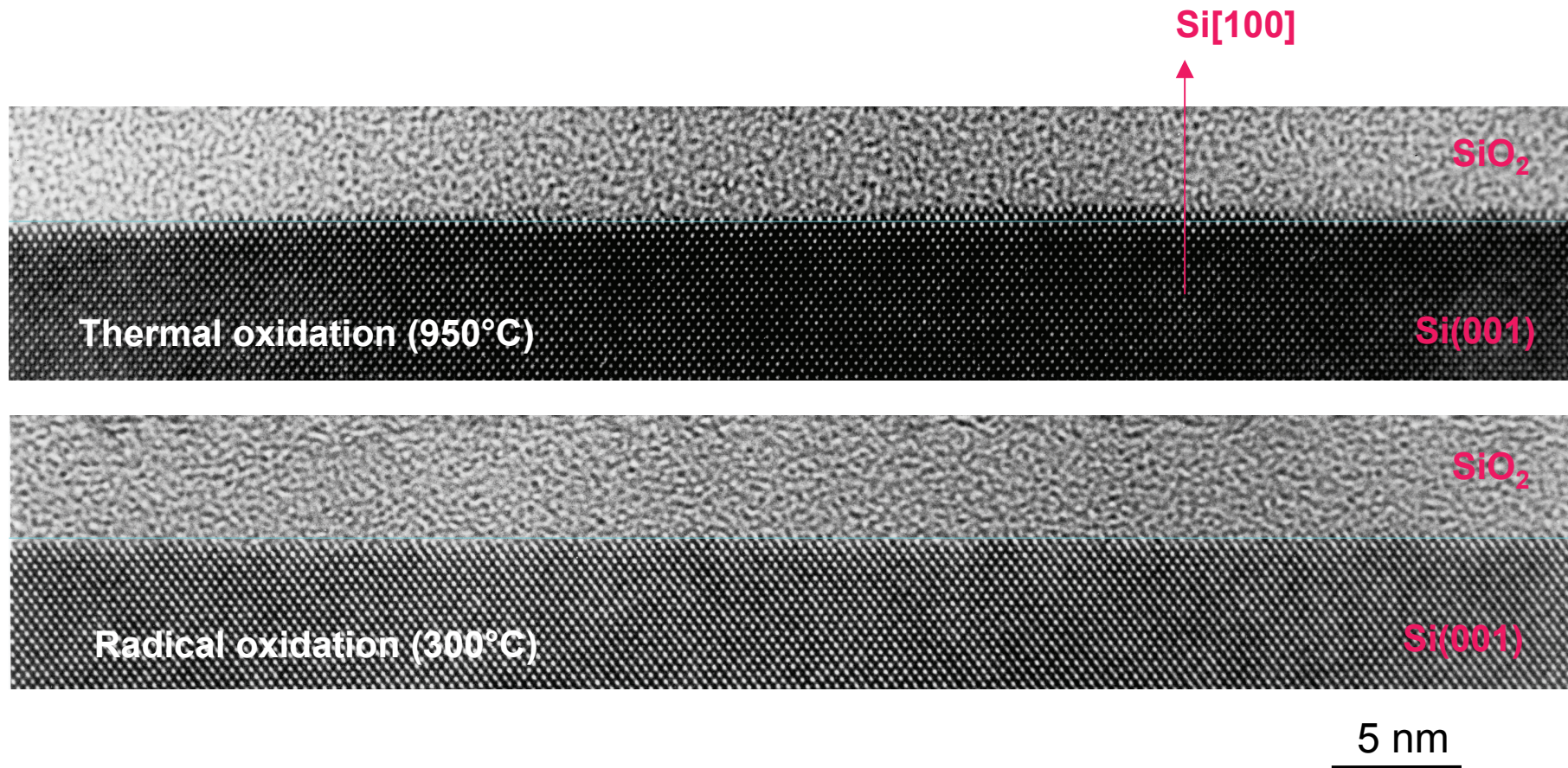
- プラズマ
- 光
- オゾン
- etc.



H. Ito et al.: Microelectronic Eng., 48 (1999) 71.



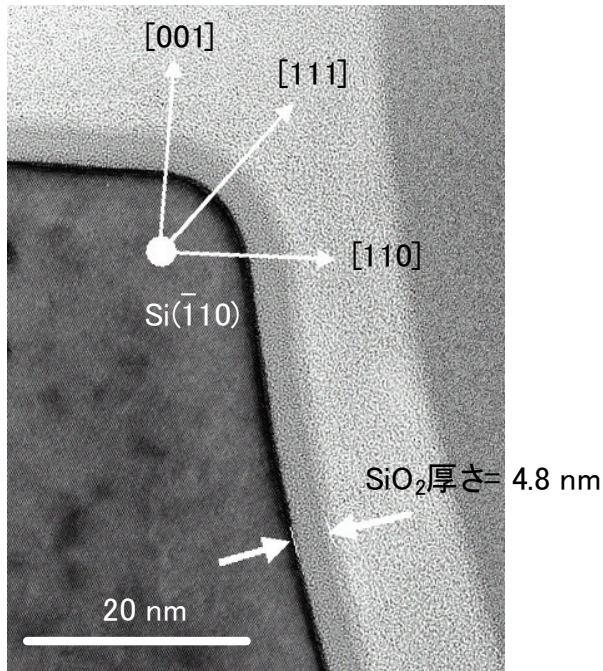
## HR-TEMによるSi/SiO<sub>2</sub>界面観察





## 表面波プラズマ酸化膜厚のSi面方位依存性

SiO<sub>2</sub>厚さ=4.8 nm

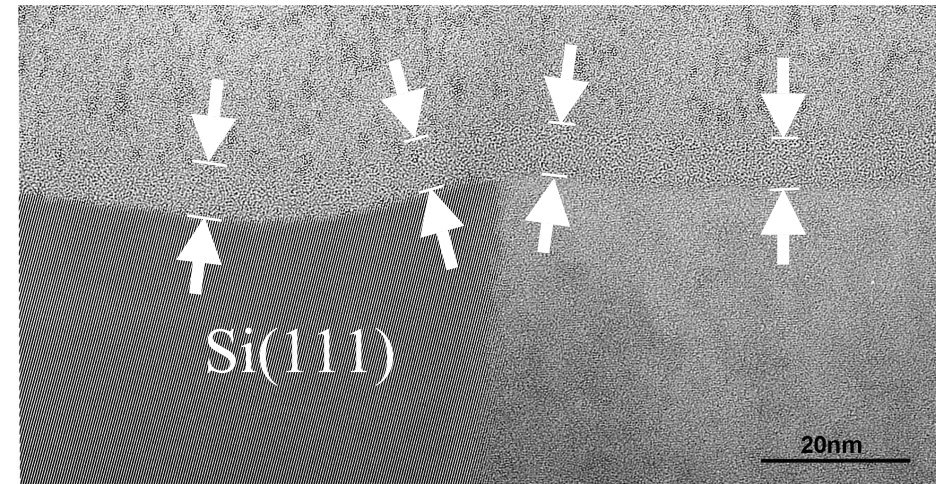


単結晶(001)の(110)断面

SWP方式表面波プラズマ酸化

\*(Kr + 3%O<sub>2</sub>): [左右の図では形成時間が異なる]

SiO<sub>2</sub>厚さ=8.0nm



ELA結晶の粒界部断面

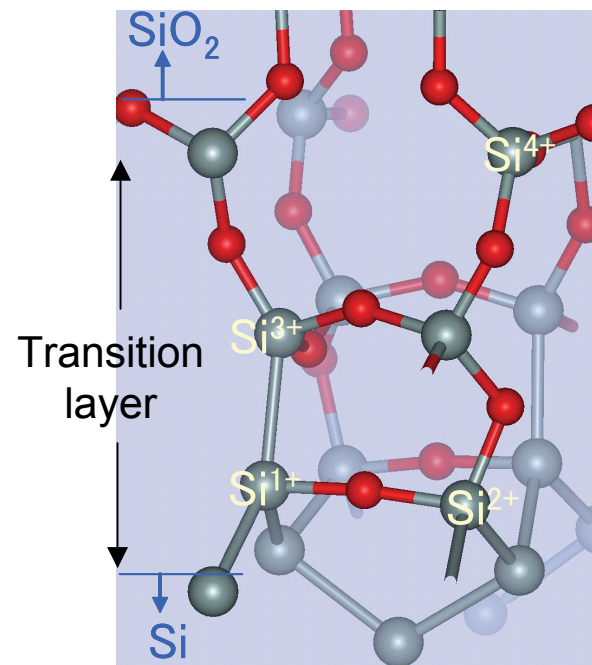
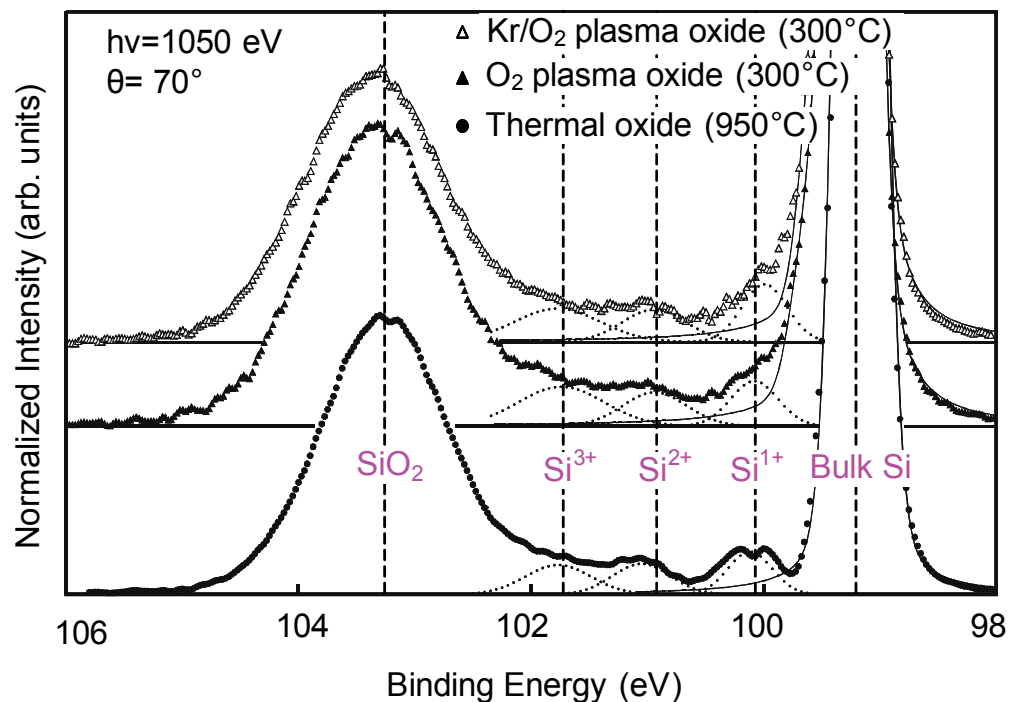
- 酸素ラジカル酸化により、Si面方位に拠らず同一の酸化膜厚が得られる。

## アウトライン

- 大粒径Siの低温形成とTFTへの応用
- ゲート絶縁膜形成とその界面構造評価
- ➡ Si/ゲート酸化膜界面構造評価 (Sub-Oxide)  
極薄酸化膜の均一性評価
- まとめ

# Si 2p photoelectron spectra measured by SPring-8 beam line

Si(100)  
Si 2p<sub>3/2</sub>



after D. A. Muller et al.,  
 Phys. Rev. Lett. V85  
 p 1298 (2000).

	Amount of suboxide (ML)			
	Si <sup>1+</sup>	Si <sup>2+</sup>	Si <sup>3+</sup>	total
Kr/O <sub>2</sub> Plasma oxide	0.33	0.26	0.36	0.95
O <sub>2</sub> Plasma oxide	0.27	0.27	0.42	0.96
Thermal oxide	0.26	0.26	0.27	0.79



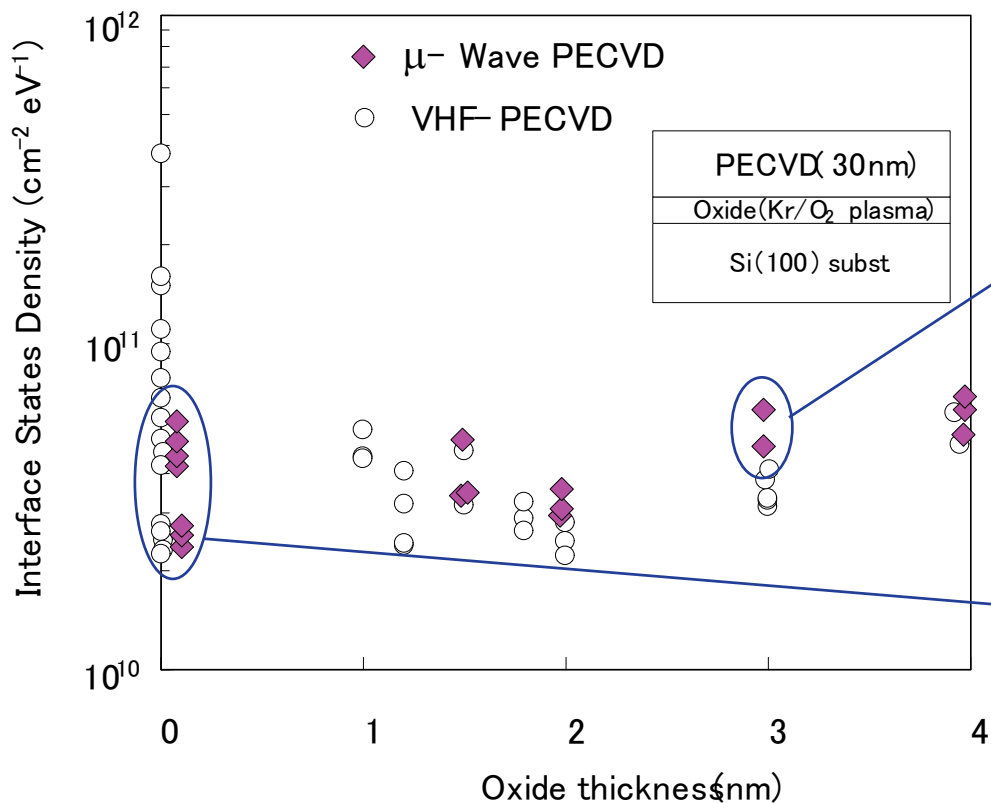
# 酸化膜厚と界面準位密度

# 光電子分光法による μ波PECVD膜界面構造評価

μ波PECVD単層膜での界面準位密度が低い。  
成膜初期に自発的酸化反応？



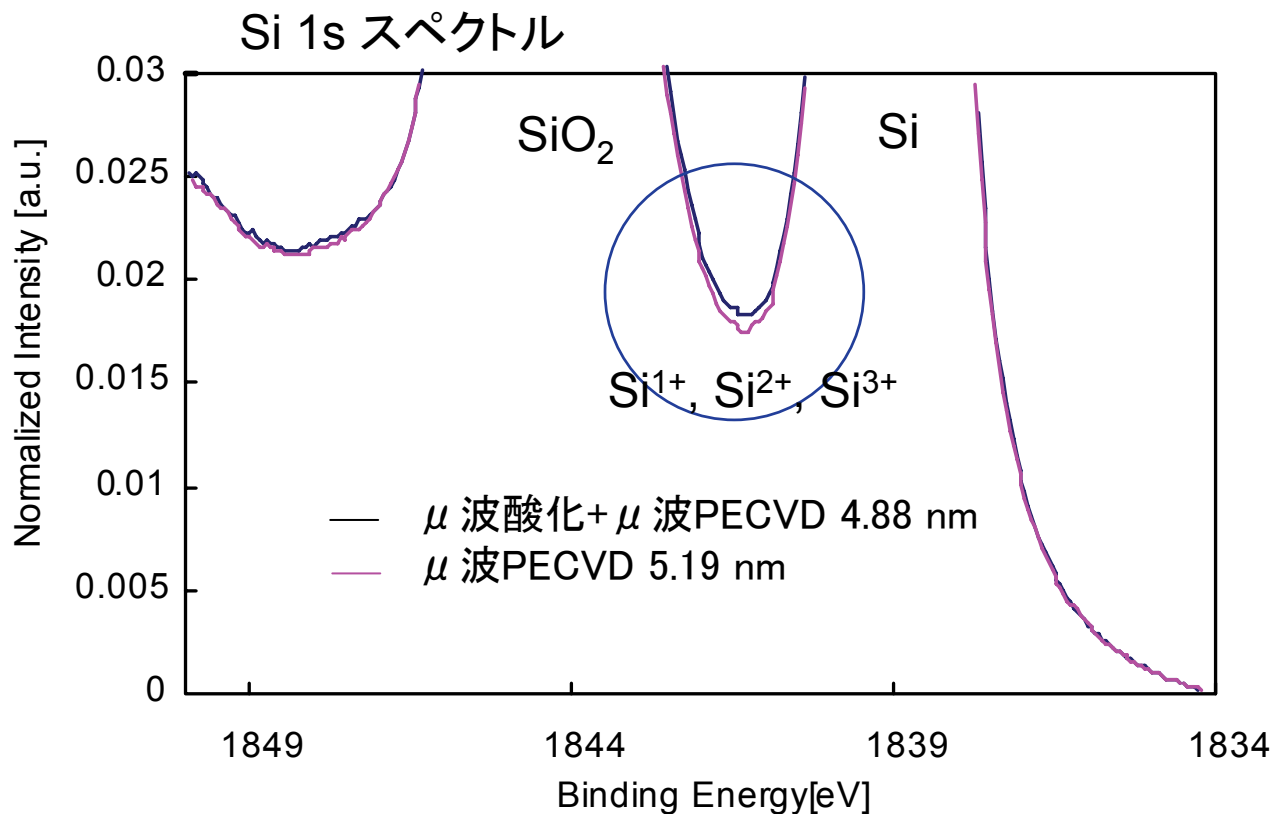
押し込み酸化膜の場合と界面構造を比較。



【評価用試料】

μ波酸化	μ波PECVD	膜厚
Kr 97% / O <sub>2</sub> 3%	TEOS 3% / O <sub>2</sub> 97%	4.88 nm
2.0kW, 133Pa	2.4 kW, 80 Pa	
2 nm	3 nm	5.19 nm
-	TEOS 3% / O <sub>2</sub> 97%	
	2.4 kW, 80 Pa	
	5 nm	4.92 nm
		4.97 nm

# サブオキサイド領域の拡大図



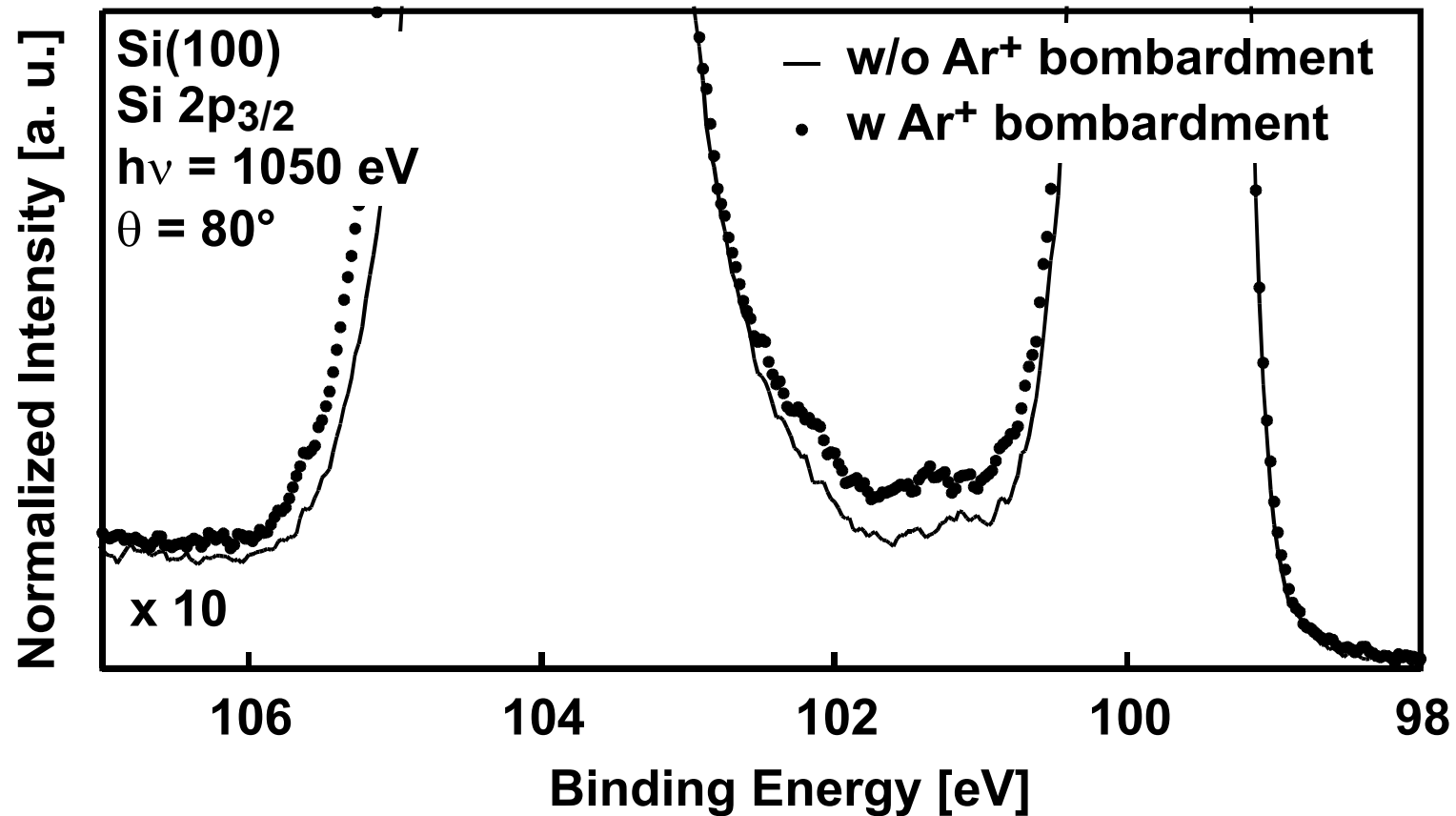
$$NS = 15.68 \text{ [eV} \cdot \text{counts]}$$

$$\Delta NI = 0.0312 \text{ [eV} \cdot \text{counts]}$$

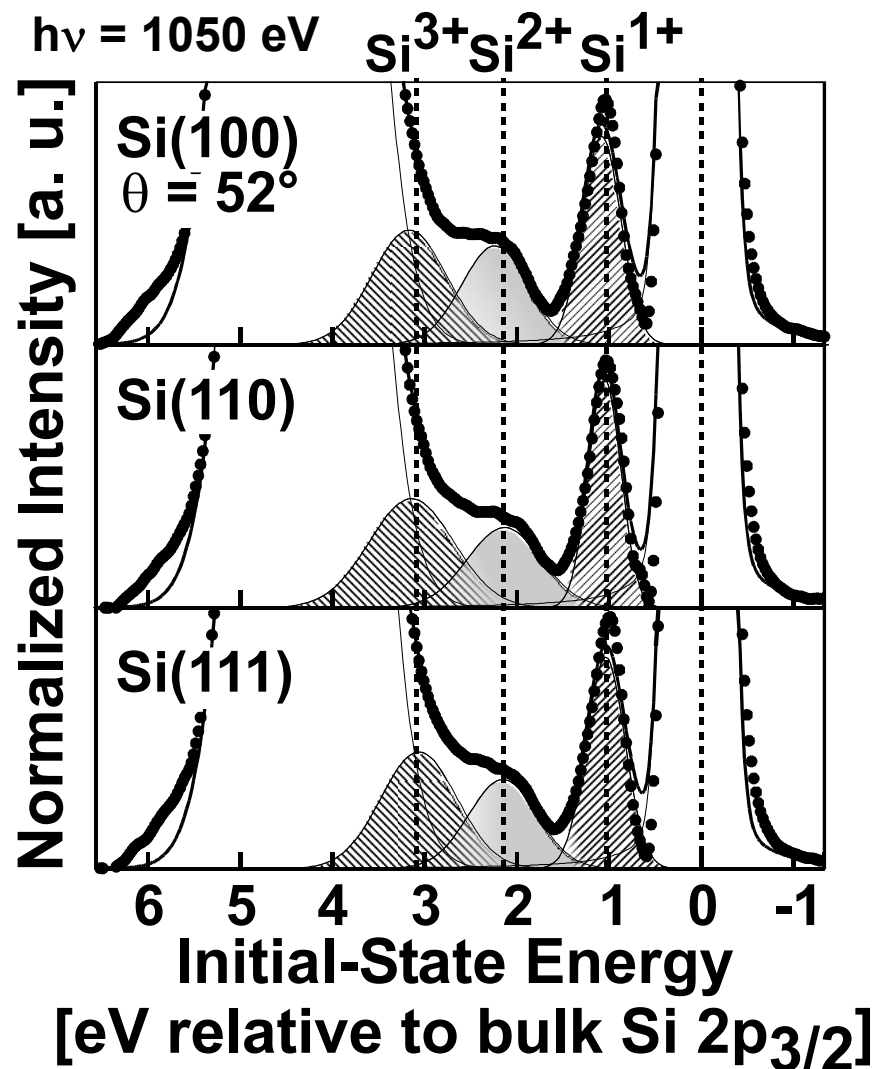
$$\frac{\Delta NI}{NS} = \frac{6.8 \times 10^{18} \cdot x}{5.0 \times 10^{28} \cdot 4.9 \times 10^{-9} \cdot \sin 80^\circ} = 0.028 x$$

$$x = 0.07 \text{ [ML]}$$

## Arプラズマ照射によるSub-oxide領域の変化



# Kr/O<sub>2</sub> プラズマ酸化膜/Si界面構造の面方位依存性



## アウトライン

- 大粒径Siの低温形成とTFTへの応用
- ゲート絶縁膜形成とその界面構造評価

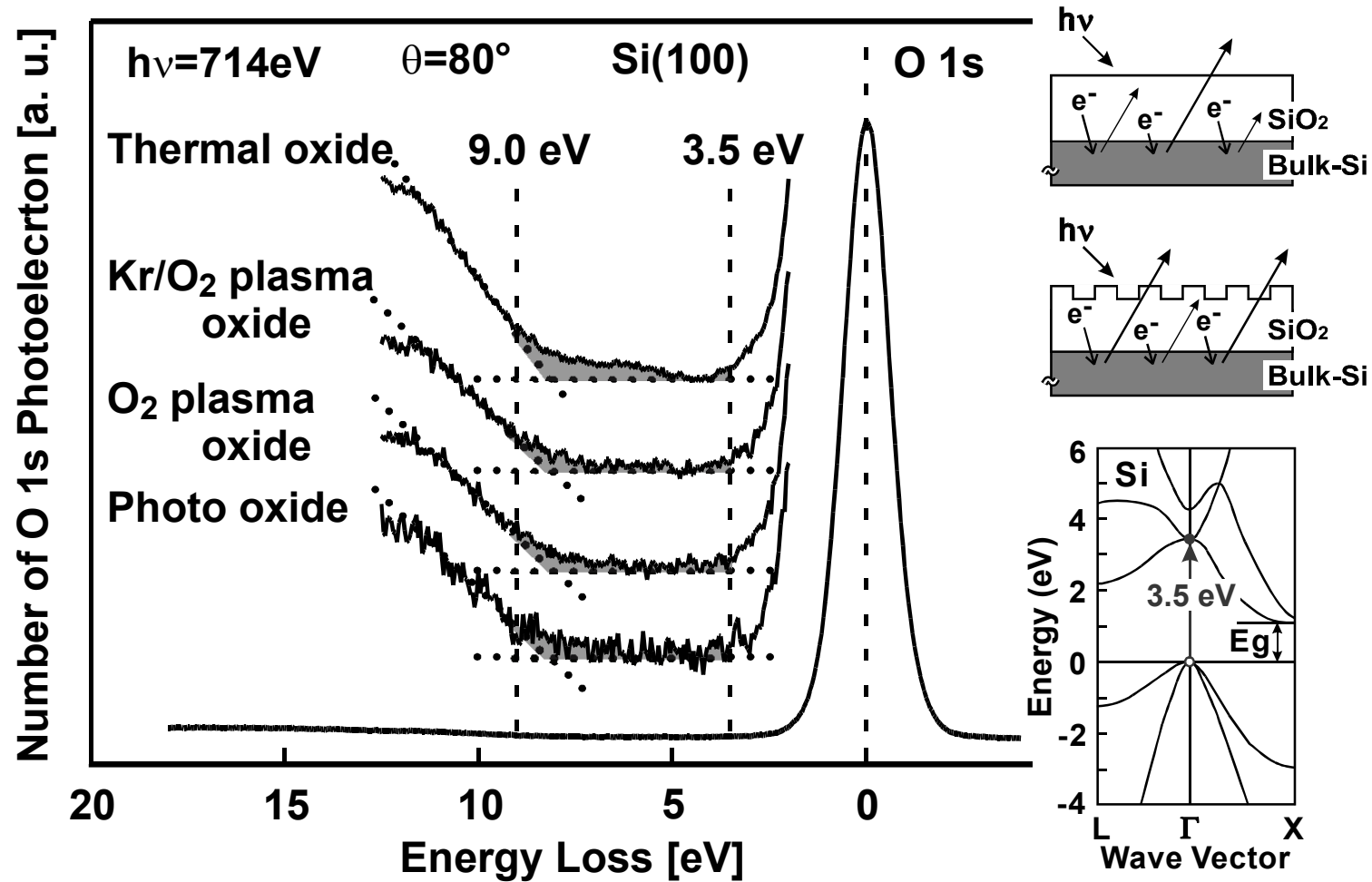
Si/ゲート酸化膜界面構造評価 (Sub-Oxide)



極薄酸化膜の均一性評価

- まとめ

# 種々の酸化膜のO1s光電子損失スペクトル



## まとめ

- ☆ ラジカル酸化によるSi/SiO<sub>2</sub>界面は熱酸化の場合よりも原子レベルで平坦であるが、その界面付近の構造遷移層の評価には高輝度光を用いたXPSの手法が有効である。
- ☆ 高輝度光を用いたXPSではSi 2pスペクトルからサブオキシドの評価が容易である。これにより
  - ・酸化法による界面急峻性の違いの有無が明確になる。
  - ・プラズマ損傷の程度を定性的に評価できる。
- ☆ 高輝度光を用いたO1s 光電子損失スペクトルから酸化膜の均一性を評価できる。