

実施課題番号：2007B1823

実施課題：高性能MOSトランジスタのためのSiNストレス印加膜の構造評価2

実験責任者所属機関及び氏名：明治大学理工学部 小椋厚志

使用ビームライン：BL19B2

背景

LSI はこれまで高密度集積化するとともに高性能化するためにスケーリング側に従い微細化が進められ 90nm ノードまでは従来スケーリングによる高性能化手法で期待される性能を実現してきた。しかし単に微細化しただけではコストと性能を比較して十分なキャリアの移動度の増大は難しい。そこで近年微細化と共にチャネル領域に歪を導入する歪 Si 技術によりキャリアの移動度を向上させる手法が注目されている。

その中でも最も有力視されているもののひとつにプロセス誘起歪（ローカル歪）と呼ばれる手法が提案されている。これは SiN 薄膜を用い、SiN と Si の熱膨張差により Si に歪を導入する手法である。各種 LSI 製造プロセス導入に際し、低コストで作成可能なことと、種々の基板との組み合わせが可能な面からも期待の大きな材料である。

目的

成膜条件を変えることで内部応力を制御するため、膜内構造の評価は歪誘起のメカニズムの解明に有意義であると考え、前回までに SiN 膜の応力と密度の間に明瞭な相関があることと、SiN 膜内の密度詳細を明らかにした。今回の実験では、さらに同成膜ガスを用いて内部応力を変化させた基板、またこれらの試料に熱処理を施したものを用意した。これらについて X 線の平行性がよく高強度であるため詳細な膜内部構造評価が行える BL19B2 において X 線反射率測定を行うことで前者については SiN 膜の精密密度評価、さらに詳細な密度と成膜条件を明らかにし、後者については前者と比べどのような密度変化がみられるか明らかにすることを目的とする。

結果

熱処理前後の反射率測定の結果を図 1 に示す。図 1 (a)は Compressive 応力を有する SiN 膜を堆積した Si 基板とそれを熱処理した試料からの反射率プロファイルを表しており、図 1 (b)は Tensile 膜のものである。まず、図 1 (a)、(b)より熱処理を行うとプロファイルの振幅が大きくなることから下地の Si と膜の密度差が大きくなることがわかり、解析から密度の増大を確認した。次に、前回同様、膜内部応力と密度の間に相関があることを確認した（図 2）。熱処理を施したサンプルについては密度が大きくなる傾向を示した。この理由として tensile 膜については熱処理により SiN 膜中の結合手の少ない H 原子が抜けることにより密度が増大すると考えられる。この手法により性能が上がるとの報告がなされているが、そのメカニズムは上述したことが起因していると考えている。しかし一般に compressive 膜については熱処理しても性能は上がらないことが知られておりこれより考えられる密度と応力との相関については現在検討中である。

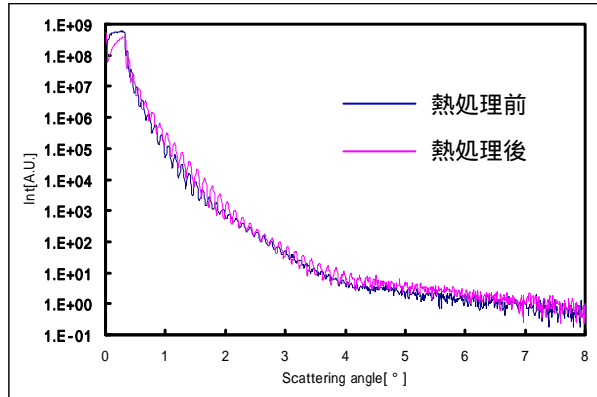


図 1 (a)Compressive 膜

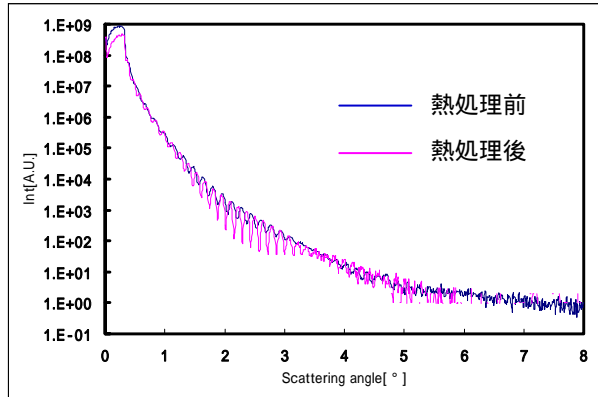


図 1 (b)Tensile 膜

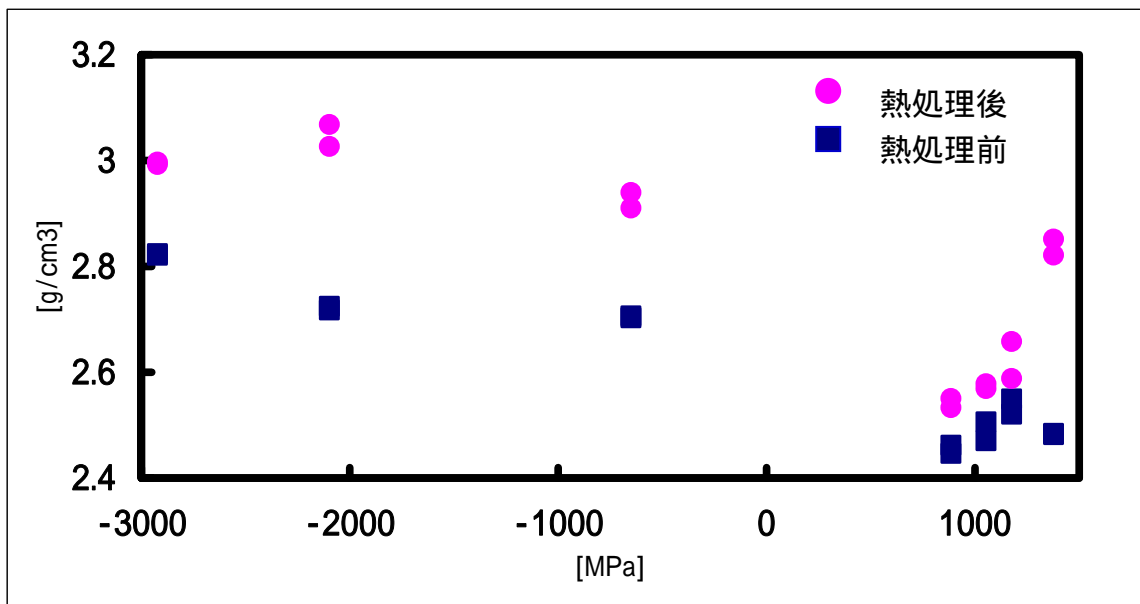


図 2 密度と応力の関係