垂直磁化型磁壁移動メモリ用磁性細線の磁壁電流駆動その場観察 Observation of current induced domain wall motion in magnetic wires for domain wall motion memory with perpendicular magnetic anisotropy

<u>大嶋 則和</u>^a, 谷川 博信^a, 小山 知弘^b, 千葉 大地^b, 小野 輝男^b, 小嗣 真人^c, 大河内 拓雄^c <u>Norikazu Ohshima</u>^a, Hironobu Tanigawa^a, Tomohiro Koyama^b, Daichi Chiba^b, Teruo Ono^b, Masato Kotsugi^c, Takuo Ohkochi^c

^aルネサスエレクトロニクス株式会社,^b京都大学化学研究所,^cJASRI/SPring-8 ^aRenesas Electronics Corp., ^bKyoto University, ^cJASRI/SPring-8

磁壁電流駆動ダイナミクスの解明および磁壁移動メモリの基本動作解析の一環として、 SPELEEMを用いた Co/Ni 垂直磁化細線中に形成した磁壁の電流駆動現象観察をおこなっている。 2010B期は、複数の磁性細線素子を同一条件で作製し、同一条件で電流パルスを与えたときの磁 壁移動速度を統計的に調べ、磁壁移動の平均速度とそのばらつきを解析した。同一基板上に作製 した 5-6 個の Co/Ni 垂直磁化細線素子に磁壁導入し、電流密度を J=2.6×10¹² A/m²、電流パルスを ①10nsec×1、3、6 回の複数回、②10、30、60nsec の一回印加してその後の磁壁移動量を観察した。 観察には BL17SU 設置の SPELEEM 装置を用いた。①の複数回パルス印加をした素子では磁壁移 動速度が約 35m/sec、ばらつきは約 20%であり、電気特性評価の結果と対応した。一方、②の単一 の長いパルスで与えた場合、磁壁移動速度はパルス長とともに減少し、多磁区構造もみられた。 安定した磁壁移動のためには昇温を抑制する短パルス印加が有効であることがわかった。

これとあわせて SPELEEM 装置内で電流パルス印加し、磁壁電流駆動を実観察するための試料 ホルダを作製し、初歩的な検討をおこなった。今期は磁区観察にいたらなかったが、ホルダ設計 に対する指針を得ることができた。

キーワード: 磁性細線、磁壁電流駆動、垂直磁化、磁区観察、SPELEEM

背景と研究目的:

磁壁を形成した磁性細線に電流を通じると、スピン電流と局在磁気モーメントとの間で角運動 量が受け渡されて磁化が回転し磁壁が動く。この現象は磁壁電流駆動と呼ばれ、新しいスピント ロニクスの研究分野として実験・理論の側面から多くの興味が持たれている。これまでに磁壁移 動メカニズム[1-11]やデバイス応用[12-15]などの研究が幅広く進められ、多くの新しい知見が得ら れている。

サブミクロン細線中に形成した磁壁は臨界電流密度 J。以上で移動をはじめ、その速度は J。に比例すると考えられている。この特徴は、素子の微細化により磁壁が低電流で高速に移動することをあらわし、メモリ適用への可能性を示している。こうした観点に立ち、我々は磁壁電流駆動現象のメモリ応用にむけた研究を進めている。これまでに、磁性細線の両端に接続した二つのトランジスタからの電流で細線中の磁壁を動かす書き込み方式のメモリを提案し[12-14]、Co/Ni 垂直磁化細線による磁壁電流駆動を検証した[16,17]。また、模式的なデバイスを作製して低電力、高速 MRAM の可能性を示している[10-14]。これとあわせて、SPring-8、BL17SU 設置の光電子顕微鏡 SPELEEM (Spectroscopic Photo Emission and Low Energy Electron Microscope)を用いて Co/Ni 垂直磁化細線の磁区観察をおこない、磁壁電流駆動メカニズムの研究を進めている[18,19]。

2010A 期には、高コントラスト磁区観察のための試料構造最適化と 100-300nm 細線中磁壁移動 量の電流密度・パルス幅依存性解析をおこなった。その結果、高コントラストな磁区観察が可能 となり、磁壁電流駆動を確認できた[19]。ところが、電流印加条件と磁壁移動速度との系統的な関 係を見出すことができなかった。電気特性測定から、磁壁移動速度は測定間および素子間でばら つくことが調べられており、一水準一試料の観察だけでは条件に対する系統性を見出せなかった 可能性がある。磁壁移動速度のばらつきはメモリデバイスの動作性能の向上を妨げることでもあ るため、原因を明らかにすることはメモリ応用上も重要である。そこで本課題では、磁壁移動速 度を定量的に求めることを目的とし、複数の磁性細線素子に対して同一のパルス印加条件で電流 を与えたときの磁壁移動を調べることにした。パルス印加条件として、単一パルスの時間幅依存 性、短パルスの繰り返し印加について調べた結果、今回作製した素子では、磁壁移動速度に 20% 程度のばらつきがあること、長いパルスを照射すると多磁区化する場合のあることが確認された。 これは電気特性で磁壁電流駆動を測定解析した結果と同じであった。また、SPELEEM 装置内で パルス電流を与え、磁壁電流駆動の実観察をするため試料ホルダを作製し、その予備検討をおこ なった。本報告では、これらの検討結果について記述する。

実験:

1. 試料

Si 基板上に、Pt(1.6nm)/[Co(0.3nm)/Ni(0.9nm)]4/Co(0.3nm)/Pt(1.6nm)/Ta(3nm)/基板なる構成の垂直 磁化膜を DC マグネトロンスパッタ法(MAGEST-T200 ULVAC 製)で作製した。この膜にレジストを 塗布後、電子ビーム露光・Ar イオンミリングにより磁性細線を形成した。Co/Ni 磁性細線の線幅 は 150nm である。磁性細線両端には、磁壁導入兼電流注入用の Au 細線(幅 500nm)と電流注入用の pad 状 Au 電極をリフトオフ法で形成した。また、Au 細線から 3.9µm の位置に Ta の磁壁検出用ホ ールバーを形成した。素子構造は、磁壁移動の電気特性評価に用いているものと同じであり、磁 区観察と同一試料で電気的磁壁電流駆動測定が可能である。この素子に 4kOe の磁場を面直方向に 印加して細線を単磁区化した後、まず Au 細線の両端に 25.5V、15nsec のパルス電圧を印加し、発 生した局所磁場により磁壁を導入した。次いで磁性細線両端の Au 電極にパルス電圧を印加し、 Co/Ni 細線に電流を注入した。本実験では電流密度を J=2.6×10¹²A/m²とし、(1)幅 10nsec の 1、3、 6 回の複数回電流パルス、および(2)幅 10、30、60nsec の単一電流パルスを印加した。SPELEEM の観察可能な視野範囲に形成された 12 個の素子すべてに磁壁を導入し、ひとつを除いて同一条件 のパルス電流を印加した。

2. 磁区観察

磁区観察には大型放射光施設 SPring-8 の BL17SU (理化学研究所ビームライン) に設置されて いる ELMITEC 社製の SPELEEM 装置を用いた。Co L-III ピーク(770eV)において右回り偏光、左回 り偏光を用いた像を撮影し、簡便のため右回り偏光像と左回り偏光像の比をとることで磁区像を 得た。視野径は 5µm, 15µm, した。

結果:

図1にAu細線からの磁場で磁壁導入したCo/Ni細線の磁区像を 示す。視野径(FOV)は15µmである。150nm幅のCo/Ni細線と電 流導入用Au細線およびAupad、Taホールバーで構成されたデバ イスが確認される。図2(a)は図1に示した素子細線部分をFOV 5µm に拡大したものである。電流磁場で導入された磁壁がAuの細線端 部から約700nmの位置に形成されている。図2(b)および(c)は同一 形状の異なる素子に幅30nsecc、電流密度2.6x10¹²A/m²の同一条件 で電流パルスを与えた後の磁区像である。磁壁がAu細線端部から 900-1500nmの位置に移動していることがわかる。このとき、パル ス電流を同一条件で与えても磁壁位置は素子によって異なってい る。磁壁移動距離がばらついていることを示している。そこで、 同一条件で電流注入した 5-6 個の素子について観察をおこない、



図 1. SPELEEM 観察で 得られた Co/Ni 細線 パターンの磁区像

磁壁移動速度とそのばらつきのパルス幅に対する依存性を調べた。磁壁移動速度と複数パルスの 総パルス幅との関係を図 3(a)、単一パルス幅との関係を図 3(b)に示す。10nsec パルスを複数回与え た場合の速度の変化は小さく、1回で 37±8m/sec、3回で 38±7m/sec、6回で 31±5m/sec であっ た。一方、単一パルスを与えた場合、速度はパルス幅とともに減少し、10nsec で 37±8m/sec、30nsec では 22 ± 8 m/sec、 60nsec では 9 ± 2 m/sec となった。

電気測定により 10nsec パルスを複数回 与えて求めた磁壁移動速度は約 35m/sec であり、ばらつきは、約 20%であった。 これは SPELEEM 観察の複数回パルス印 加の結果と一致している。電気測定によ る磁化反転検出が磁壁移動に対応するこ とが確認され、異常ホール効果を利用し た磁壁電流駆動評価の妥当性を裏付けて いる。

一方、単一パルス印加の場合、磁壁移 動速度はパルス長とともに低減し、多磁 区化する場合もあった。長いパルスが印 加されることにより、細線が磁気異方性 を消失する温度近傍に昇温したため多磁 区化や速度の低減などが生じたと考えら れる。磁壁移動メモリには、短パルス印 加が昇温を抑制できて良好な動作を示す ことを示唆している。

また、本課題では、SPELEEM 装置内 で電流導入できる試料ホルダを試作し、 電流パルス印加と磁区観察を検討した。 ボンディングにより接続した試料を準備



図 2. 電流密度 J=2.6x10¹²A/m²、幅 30nsec の電流パルス印加 前後の Co/Ni 細線パターンの磁区像 (b)電流パルス印加前(磁壁の初期位置)の磁区像 (b)(c) 電流パルス印加後の磁区像(b)(c)は異なる素子



図 3. 磁壁移動速度のパルス幅依存性(J=2..6x10¹²A/m²) (a) 10nsec パルスを 1,3,6 回与えたときの速度、 (b)10,30,60 nsec の単一パルス印加時の速度

したが、磁区観察には至らなかった。とりつけ不安定、放電を誘起するなどの問題があった。今後ホルダおよび試料を再設計し SPELEEM 装置内でのパルス電流印加を可能にして磁区観察を進める予定である。

謝辞

SPELEEM 観察に協力いただき、有意義な議論していただいた SPring-8 木下豊彦氏に感謝しま す。また成膜には NEC 五十嵐忠二氏にご協力を得ました。ここに感謝します。

参考文献

- [1] L. Berger, J. Appl. Phys. 55, 1954 (1984).
- [2] G. Tatara and H. Kohno, Phys. Rev. Lett. 92, 086601 (2004).
- [3] Z. Li and S. Zhang, Phys. Rev. B 70, 024417 (2004)
- [4] A. Yamaguchi, T. Ono, S. Nasu, K. Miyake, K. Mibu, and T. Shinjo, *Phys. Rev. Lett.* 92, 077205 (2004).
- [5] M. Yamanouchi, D. Chiba, F. Matsukura, and H. Ohno, *Nature* 428, 539 (2004).
- [6] N. Vernier, D. A. Allwood, D. Atkinson, M. D. Cooke, and R. P. Cowburn, Europhys. Lett., 65, 526 (2004)
- [7] M. Hayashi, L. Thomas, Ya. B. Bazaliy, C. Rettner, R. Moriya, X. Jiang, and S. S. P. Parkin, *Phy. Rev. Lett.* 96 197207 (2006).
- [8] M. Kla"ui, C. A. F. Vaz, J. A. C. Bland, W. Wernsdorfer, G. Faini, E.Cambril, L. J. Heyderman, F. Nolting, and U. Ru"diger, *Phys. Rev. Lett.* 94, 106601 (2005).
- [9] H. Tanigawa, K. Kondou, T. Koyama, K. Nakano, Shinya Kasai, N. Ohshima, S. Fukami, N. Ishiwata, and T. Ono, *Appl. Phys. Express* 1, 011301 (2008).
- [10] T. Koyama, G. Yamada, H. Tanigawa, S. Kasai, N. Ohshima, S. Fukami, N. Ishiwata, Y. Nakatani, and T. Ono, *Appl. Phys. Express* 1, 0101303 (2008).
- [11] H. Tanigawa, T. Koyama, G. Yamada, D. Chiba, S. Kasai, S. Fukami, T. Suzuki, N. Ohshima, N. Ishiwata, Y. Nakatani, and T. Ono, *Appl. Phys. Express* 2, 053002 (2009).
- [12] H. Numata, S. Tahara, Technical Digest of Intermag 2006, HQ-03.

- [13] H. Numata, T. Suzuki, N. Ohshima, S. Fukami, K. Nagahara, N. Ishiwata, and N. Kasai, *Tech. Dig.VLSI Symp 2007*, 232 (2007).
- [14] S. Fukami, T. Suzuki, K. Nagahara, N. Ohshima, Y. Ozaki, S. Saito, R. Nebashi, N. Sakimura, H. Honjo, K. Mori, C. Igarashi, S. Miura, N. Ishiwata, and T. Sugibayashi, *Tech. Dig.VLSI Symp 2009*, 230 (2009).
- [15] S. S. P. Parkin, M. Hayashi, and L. Thomas, *Science* **320**, 190 (2008)
- [16] S. Fukami, T. Suzuki, N. Ohshima, K. Nagahara, and N. Ishiwata, J. Appl. Phys. 103, 07E718 (2008).
- [17] S. Fukami, T. Suzuki, N. Ohshima, K. Nagahara, and N. Ishiwata, IEEE Trans. Mag. 44, 2539 (2008).
- [18] 大嶋則和ほか 平成 21 年度 SPring-8 重点産業利用課題成果報告書 p.73.
- [19] 大嶋則和ほか 平成 22 年度 SPring-8 重点産業利用課題成果報告書 p.65.